

เนื้อหา

การออกแบบวงจรซีควนเชียล

การออกแบบวงจร Synchronous Sequential เป็นขั้นตอนที่กลับกันกับการวิเคราะห์วงจร คือเป็นการใช้ฟังก์ชันการทำงานตามที่ต้องการ (Design Specification) มาทำสร้าง Logic Diagram ของวงจร

Design Procedure

Step 1 : Problem Statement / Specification : กำหนดความต้องการของวงจร

Step 2 : Conceptualization :

- a) กำหนด State ต่าง ๆ ขึ้นมา
- b) เขียน State Diagram
- c) เขียน State Table

Step 3 : Solution / Simplification :

- a) กำหนดรหัสสถานะ (State Code) ให้กับแต่ละ State และกำหนด State Variable
- b) เขียน Transition Table โดยแทนรหัสสถานะใน State Table
- c) พิจารณา Excitation Table ของ Flip-Flop ตัวที่ใช้ เพื่อเขียน Excitation Table ของวงจร
- d) พิจารณา Excitation Table เพื่อเขียน K-map และหา Next State Function และ O/P Function

Step 4 : Realization : นำฟังก์ชันที่ได้ มาเขียน Logic Diagram

Example 1 : วงจร 111 Sequence Detector แบบ Moore

Step 1 : Problem Statement : ออกแบบวงจร Synchronous Sequential แบบ Moore เพื่อใช้ตรวจจับลำดับของตัวเลขขนาด 1 บิตที่เป็น 111 โดยวงจรจะรับ I/P เข้ามา 1 บิตต่อ 1 ช่วงเวลา และจะให้ O/P เป็น 1 มีการป้อนลอจิก 1 สามตัวติดกันขึ้นไป

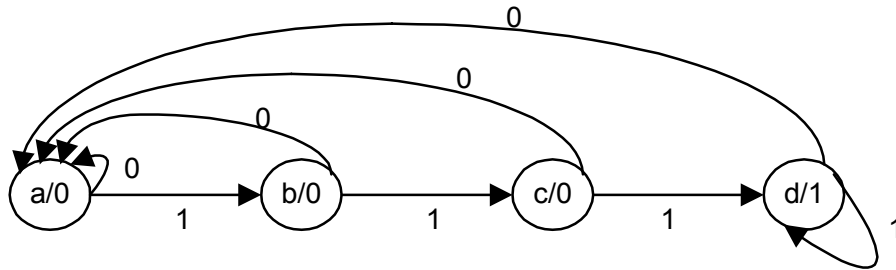
เช่น I/P Sequence = 0 0 1 0 1 1 1 1 0 1 1 0 1 1 1 0 0 0
 O/P sequence = 0 0 0 0 0 0 1 1 0 0 0 0 0 0 1 0 0 0

Step 2 : Conceptualization :

- a) กำหนด State a : Initial State
- State b : State ที่ตรวจจับ “1” ได้ 1 ตัว O/P Z = 0
- State c : State ที่ตรวจจับ “1” ได้ 2 ตัวติดกัน O/P Z = 0

State d : State ที่ตรวจจับ “1” ได้ 3 ตัวติดกันขึ้นไป State นี้จะให้ O/P Z = 1

b) เขียน State Diagram



รูปที่ 1 State Diagram ตัวอย่างที่ 1

c) เขียน State Table

ตารางที่ 1 State Table ตัวอย่างที่ 1

Present State	Next State		Output Z
	0	1	
a	a	b	0
b	a	c	0
c	a	d	0
d	a	d	1

Step 3 : Solution / Specification

a) วงจรมี 4 State ใช้ State Code ขนาด 2 บิต

กำหนด a = 00, b = 01, c = 11, d = 10

กำหนดให้ A B เป็น State Variable

b) เขียน Transition Table

ตารางที่ 2 Transition Table ตัวอย่างที่ 1

Present State AB	Next State (A _N B _N)		Output Z
	0	1	
00	00	01	0
01	00	11	0
11	00	10	0
10	00	10	1

c) ใช้ D Flip-Flop

NS Equation : $Q_{n+1} = D$

เขียน Excitation Table

ตารางที่ 3 Excitation Table ของตัวอย่างที่ 1

Present State AB	D Inputs			
	I			
	0		1	
	DA	DB	DA	DB
00	0	0	0	1
01	0	0	1	1
11	0	0	1	0
10	0	0	1	0

d) หา NS Function และ O/P Function

DA	I		
		AB	
			I
			0
			1
		00	0
		01	0
		11	0
		10	0

DB	I		
		AB	
			I
			0
			1
		00	0
		01	0
		11	0
		10	0

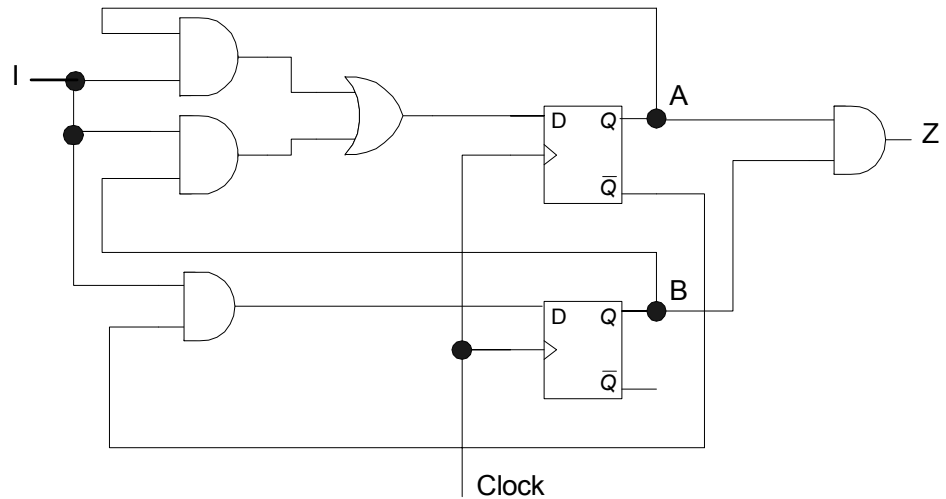
รูปที่ 2 NS Map และ O/P Map ของตัวอย่างที่ 1

$$DA = A I + B I$$

$$DB = \bar{A} I$$

$$Z = A \bar{B}$$

Step 4 : Realization : เขียน Logic Diagram



รูปที่ 3 Logic Diagram ของตัวอย่างที่ 1

ตัวอย่างที่ 2 : วงจร 3 Bit Up/Down Counter

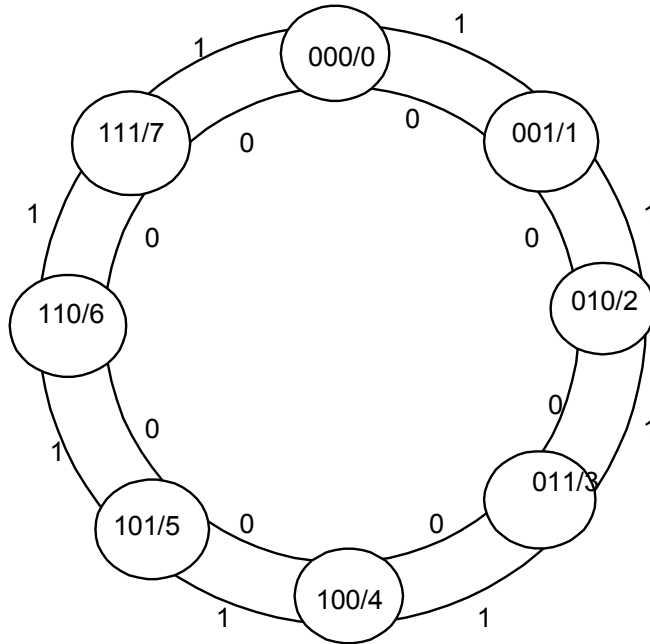
Step 1 : Problem Statement : ออกแบบวงจร 3 Bit Up/Down Counter ที่มี Control I/P U

โดย U = 0 นับขึ้น U = 1 นับลง

Step 2 : Conceptualization :

a) กำหนด	State 0 :	State ที่วงจรนับได้ 0	O/P = 000
	State 1 :	State ที่วงจรนับได้ 1	O/P = 001
	State 2 :	State ที่วงจรนับได้ 2	O/P = 010
	State 3 :	State ที่วงจรนับได้ 3	O/P = 011
	State 4 :	State ที่วงจรนับได้ 4	O/P = 100
	State 5 :	State ที่วงจรนับได้ 5	O/P = 101
	State 6 :	State ที่วงจรนับได้ 6	O/P = 110
	State 7 :	State ที่วงจรนับได้ 7	O/P = 111

b) เขียน State Diagram



รูปที่ 4 State Diagram ตัวอย่างที่ 2

c) เขียน State Table

ตารางที่ 4 State Table ตัวอย่างที่ 2

Present State	Next State		Output
	U		
	1	0	Z
0	7	1	000
1	0	2	001
2	1	3	010
3	2	4	011
4	3	5	100
5	4	6	101
6	5	7	110
7	6	0	111

Step 3 : Solution / Specification

a) วงจรมี 8 State ใช้ State Code ขนาด 3 บิต

กำหนด 0 = 000, 1 = 001, 2 = 010, 3 = 011,

4 = 100, 5 = 101, 6 = 110, 7 = 111

กำหนดให้ A B C เป็น State Variable

b) เขียน Transition Table

ตารางที่ 5 Transition Table ตัวอย่างที่ 2

ABC	A _N B _N C _N		Output Z
	U		
	1	0	
000	111	001	000
001	000	010	001
010	001	011	010
011	010	100	011
100	011	101	100
101	100	110	101
110	101	111	110
111	110	000	111

c) ใช้ JK Flip-Flop ซึ่งมี Excitation Table ดังนี้

Q _n → Q _{n+1}	J	K
0 → 0	0	-
0 → 1	1	-
1 → 0	-	1
1 → 1	-	0

เขียน Excitation Table ของวงจร

ตารางที่ 6 Excitation Table ของตัวอย่างที่ 2

ABC	JK Inputs											
	U											
	1						0					
	JA	KA	JB	KB	JC	KC	JA	KA	JB	KB	JC	KC
000	1	-	1	-	1	-	0	-	0	-	-	1
001	0	-	0	-	1	-	0	-	1	-	-	1
010	0	-	-	1	1	-	0	-	-	0	-	1
011	0	-	-	0	1	-	1	-	-	1	-	1
100	-	1	1	-	-	1	-	0	0	-	1	-
101	-	0	0	-	-	1	-	0	1	-	1	-
110	-	0	-	1	-	1	-	0	-	0	1	-
111	-	0	-	0	-	1	-	1	-	1	1	-

d) หา NS Function และ O/P Function

JA	AB \ CU	00	01	11	10
		00	01	11	10
	00	1	0	0	0
	01	0	0	1	0
	11	-	-	-	-
	10	-	-	-	-

JB	AB \ CU	00	01	11	10
		00	01	11	10
	00	1	0	1	0
	01	-	-	-	-
	11	-	-	-	-
	10	1	0	1	0

JC	AB \ CU	00	01	11	10
		00	01	11	10
	00	1	1	-	-
	01	1	1	-	-
	11	1	1	-	-
	10	1	1	-	-

KA	AB \ CU	00	01	11	10
		00	01	11	10
	00	-	-	-	-
	01	-	-	-	-
	11	0	0	1	0
	10	1	0	0	0

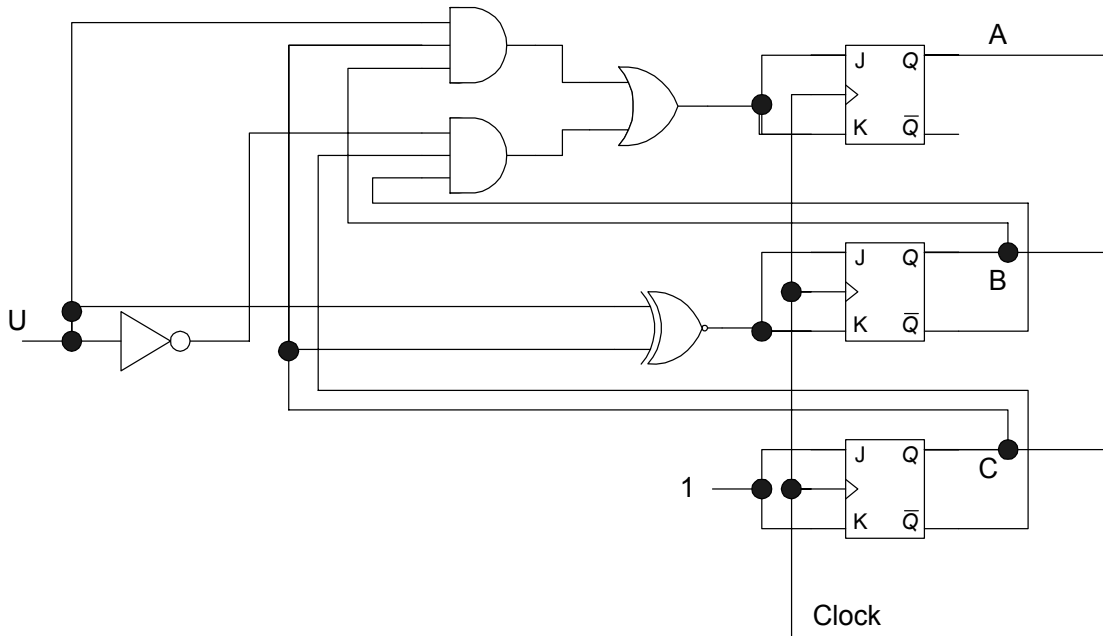
KB	AB \ CU	00	01	11	10
		00	01	11	10
	00	-	-	-	-
	01	1	0	1	0
	11	1	0	1	0
	10	-	-	-	-

KC	AB \ CU	00	01	11	10
		00	01	11	10
	00	-	-	1	1
	01	-	-	1	1
	11	-	-	1	1
	10	-	-	1	1

รูปที่ 5 NS Map และ O/P Map ของตัวอย่างที่ 2

$$\begin{aligned}
 JA &= KA &= \overline{B}\overline{C}\overline{U} + BCU \\
 JB &= KB = \overline{C}\overline{U} + CU = (C \oplus U) \\
 JC &= KC = 1
 \end{aligned}$$

Step 4 : Realization : เขียน Logic Diagram



รูปที่ 6 Logic Diagram ของตัวอย่างที่ 2

ตัวอย่างที่ 3 : วงจร Mealy 0101 Sequence Detector

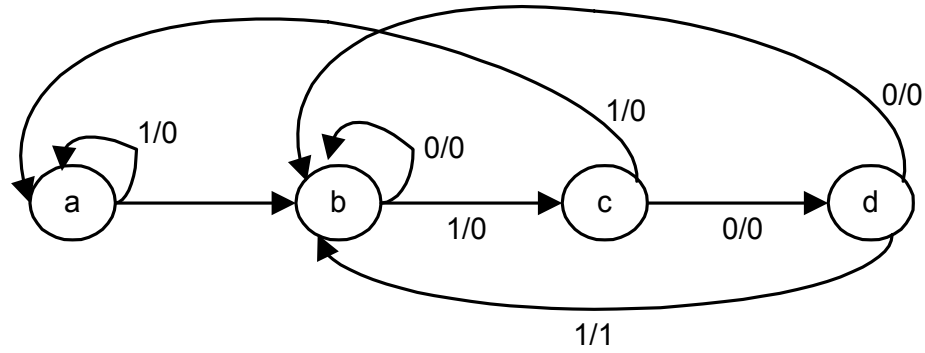
Step 1 : Problem Statement : ออกแบบวงจรตรวจจับ Sequence 0101 แบบ โดยวงจรจะรับ I/P เข้ามา 1 บิตต่อ 1 ช่วงเวลา และจะให้ O/P เป็น 1 เมื่อมีการป้อน I/P เป็น 0 1 0 1 ตามลำดับ

เช่น I/P Sequence = 1 0 1 1 0 1 0 1 0 1 0 0 0 1 0 1 1 1
 O/P sequence = 0 0 0 0 0 0 0 1 0 1 0 0 0 0 0 1 0 0

Step 2 : Conceptualization :

- a) กำหนด State a : Initial State
 - State b : State ที่วงจรตรวจจับได้ I/P ตัวแรกเป็น 0
 - State c : State ที่วงจรตรวจจับได้ I/P 2 ตัว เป็น 01
 - State d : State ที่วงจรตรวจจับได้ I/P 3 ตัว เป็น 010
- ที่ State นี้ ถ้า I/P เข้ามาเป็น 1 จะได้ sequence 0101
 O/P จะเป็น 1 แล้ว Next State กลับไปที่ State c (01)

b) เขียน State Diagram



รูปที่ 7 State Diagram ตัวอย่างที่ 3

c) เขียน State Table

ตารางที่ 7 State Table ตัวอย่างที่ 3

Present State	Next State		Output	
	I		I	
	0	1	0	1
a	b	a	0	0
b	b	c	0	0
c	d	a	0	0
d	b	c	0	1

Step 3 : Solution / Specification

a) วงจรมี 4 State ใช้ State Code ขนาด 2 บิต

กำหนด a = 00, b = 01, c = 10, d = 11

กำหนดให้ A B เป็น State Variable

b) เขียน Transition Table

ตารางที่ 8 Transition Table ตัวอย่างที่ 3

Present State AB	Next State (A _N B _N)		Output	
	I		I	
	0	1	0	1
00	01	00	0	0
01	01	10	0	0
10	11	00	0	0
11	01	10	0	1

c) ใช้ JK Flip-Flop ซึ่งมี Excitation Table ดังนี้

$Q_n \rightarrow Q_{n+1}$	J	K
0 \rightarrow 0	0	-
0 \rightarrow 1	1	-
1 \rightarrow 0	-	1
1 \rightarrow 1	-	0

เขียน Excitation Table ของวงจร

ตารางที่ 9 Excitation Table ของตัวอย่างที่ 3

Present State AB	JK Inputs							
	I							
	0		1					
	JA	KA	JB	KB				
00	0	-	1	-	0	-	0	-
01	0	-	-	0	1	-	-	1
10	-	0	1	-	-	1	0	-
11	-	1	-	0	-	0	-	1

d) หา NS Function และ O/P Function

JA	I		
AB		0	1
00		0	0
01		0	1
11		-	-
10		-	-

KA	I		
AB		0	1
00		-	-
01		-	-
11		1	0
10		0	1

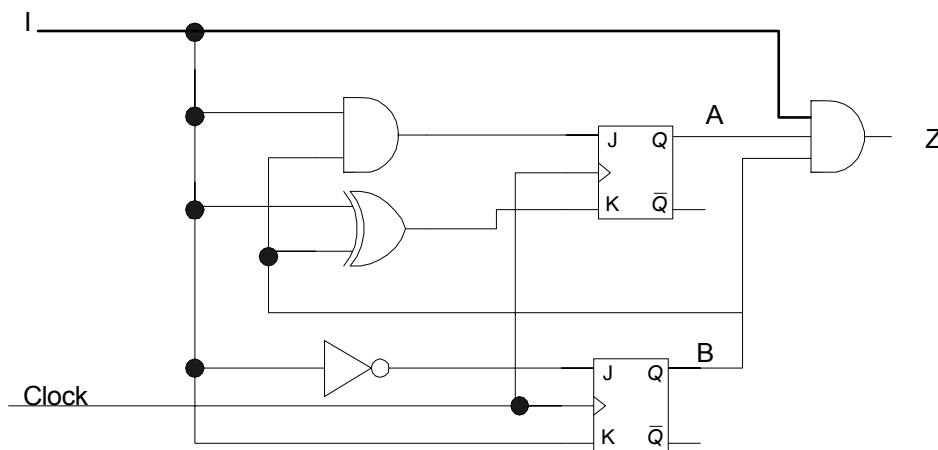
JB	I		
AB		0	1
00		1	0
01		-	-
11		-	-
10		1	0

KB	I		
AB		0	1
00		-	-
01		0	1
11		0	1
10		-	-

รูปที่ 8 NS Map และ O/P Map ของตัวอย่างที่ 3

$$\begin{aligned}
 JA &= BI & KA &= B\bar{I} + \bar{B}I = B \oplus I \\
 JB &= \bar{I} & KB &= I \\
 Z &= AB I
 \end{aligned}$$

Step 4 : Realization : เขียน Logic Diagram



รูปที่ 9 Logic Diagram ของตัวอย่างที่ 3

ตัวอย่างที่ 4 : วงจร Even Parity Bit Checker

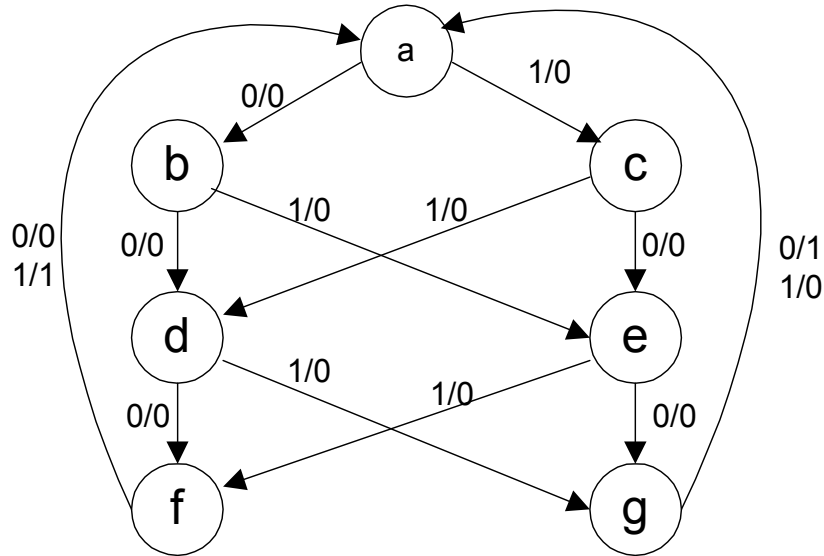
Step 1 : Problem Statement : ออกแบบวงจร Even Parity it Checker โดยใช้ D Flip-Flop โดยกำหนดว่า I/P Sequence X ที่ป้อนให้วงจรเป็น code message เรียงเข้ามาอย่างต่อเนื่อง Code ละ 4 บิต หากวงจรตรวจจับได้ว่า Code ชุดใดมี Logic เป็นจำนวนคี่ วงจรจะให้ O/P Z = 1 เช่น

I/P Seq X	=	0 0 1 0 1 1 0 0 1 1 1 0
O/P Seq Z	=	0 0 0 1 0 0 0 0 0 0 0 1

Step 2 : Conceptualization :

- a) กำหนด State a : Initial State
 State b : State ที่วงจรตรวจจับได้ I/P บิตแรกเป็น 0
 State c : State ที่วงจรตรวจจับได้ I/P บิตแรกเป็น 1
 State d : State ที่วงจรตรวจจับได้ I/P 2 บิตแรกมี 1 เป็นจำนวนคู่
 State e : State ที่วงจรตรวจจับได้ I/P 2 บิตแรกมี 1 เป็นจำนวนคี่
 State f : State ที่วงจรตรวจจับได้ I/P 3 บิตแรกมี 1 เป็นจำนวนคู่
 State g : State ที่วงจรตรวจจับได้ I/P 3 บิตแรกมี 1 เป็นจำนวนคี่
- ที่ State f หรือ g ถ้าวงจรได้รับบิตที่ 4 เข้ามาแล้ว หลัง Clock จะกลับไปยัง Initial State เสมอ

b) เขียน State Diagram



รูปที่ 10 State Diagram ตัวอย่างที่ 3

c) เขียน State Table

ตารางที่ 10 State Table ตัวอย่างที่ 4

Present State	Next State		Output Z	
	I=1	I=0	I=1	I=0
a	b	c	0	0
b	d	e	0	0
c	e	d	0	0
d	f	g	0	0
e	g	f	0	0
f	a	a	0	1
g	a	a	0	0

Step 3 : Solution / Specification

a) วงจรมี 7 State ใช้ State Code ขนาด 3 บิต

กำหนด a = 000, b = 010, c = 011, d = 110, e = 111, f = 100, g = 101

กำหนดให้ A B C เป็น State Variable

b) เขียน Transition Table

ตารางที่ 11 Transition Table ตัวอย่างที่ 4

Present State ABC	Next State ($A_N B_N C_N$)		Output Z	
	I		I	
	1	0	1	0
000	010	011	0	0
010	110	111	0	0
011	111	110	0	0
110	100	101	0	0
111	101	100	0	0
100	000	000	0	1
101	000	000	0	0

c) ใช้ D Flip-Flop

NS Equation : $Q_{n+1} = D$

เขียน Excitation Table ของวงจร

ตารางที่ 12 Excitation Table ของตัวอย่างที่ 4

Present State ABC	D Inputs					
	I					
	1			0		
	DA	DB	DC	DA	DB	DC
000	0	1	0	0	1	1
010	1	1	0	1	1	1
011	1	1	1	1	1	0
110	1	0	0	1	0	1
111	1	0	1	1	0	0
100	0	0	0	0	0	0
101	0	0	0	0	0	0

c) ทำ NS Function และ O/P Function

DA		CU			
		AB	00	01	11
00		0	1	1	0
01		0	1	1	0
11		-	1	1	0
10		-	1	1	0

DB		CU			
		AB	00	01	11
00		1	1	0	0
01		1	1	0	0
11		-	1	0	0
10		-	1	0	0

DC		CU			
		AB	00	01	11
00		0	0	0	0
01		1	1	1	0
11		-	0	0	0
10		-	1	1	0

Z		CU			
		AB	00	01	11
00		0	0	0	0
01		0	0	0	1
11		-	0	0	0
10		-	0	0	1

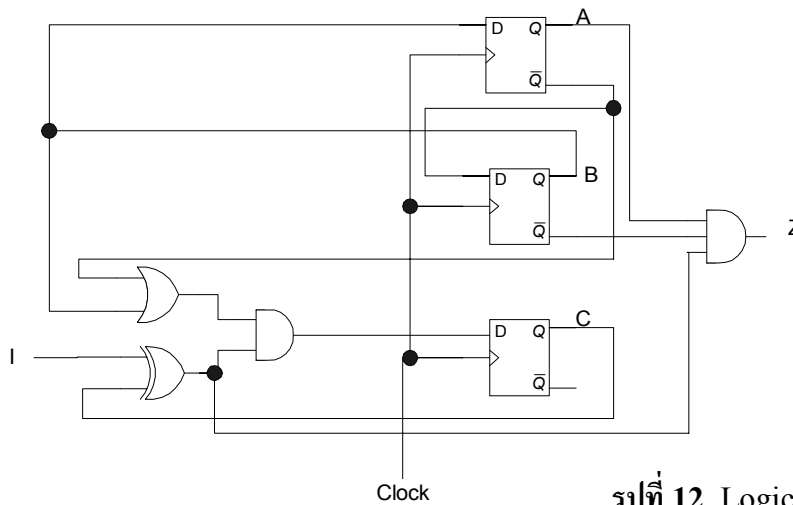
รูปที่ 11 NS Map และ O/P Map ของตัวอย่างที่ 3

$$DA = B \qquad DB = \bar{A}$$

$$DC = (C \oplus X) (\bar{A} + B)$$

$$Z = A \bar{B} (C \oplus X)$$

Step 4 : Realization : เขียน Logic Diagram



รูปที่ 12 Logic Diagram ของตัวอย่างที่ 4